MINES Saint-Étienne

Une école de l'IMT

Mastère Spécialisé
Concepteur de Circuits Microélectroniques

Webinaire – 30 janvier 2025

INSPIRING INNOVATION SINCE 1816

Webinaire

Mastère Spécialisé Concepteur de Circuits Microélectroniques

30 janvier 2025

Jean-Max Dutertre
Responsable pédagogique
dutertre@emse.fr

Zohra Malki
Inscriptions
ms-mcm@mines-stetienne.fr

Funded by the European Union

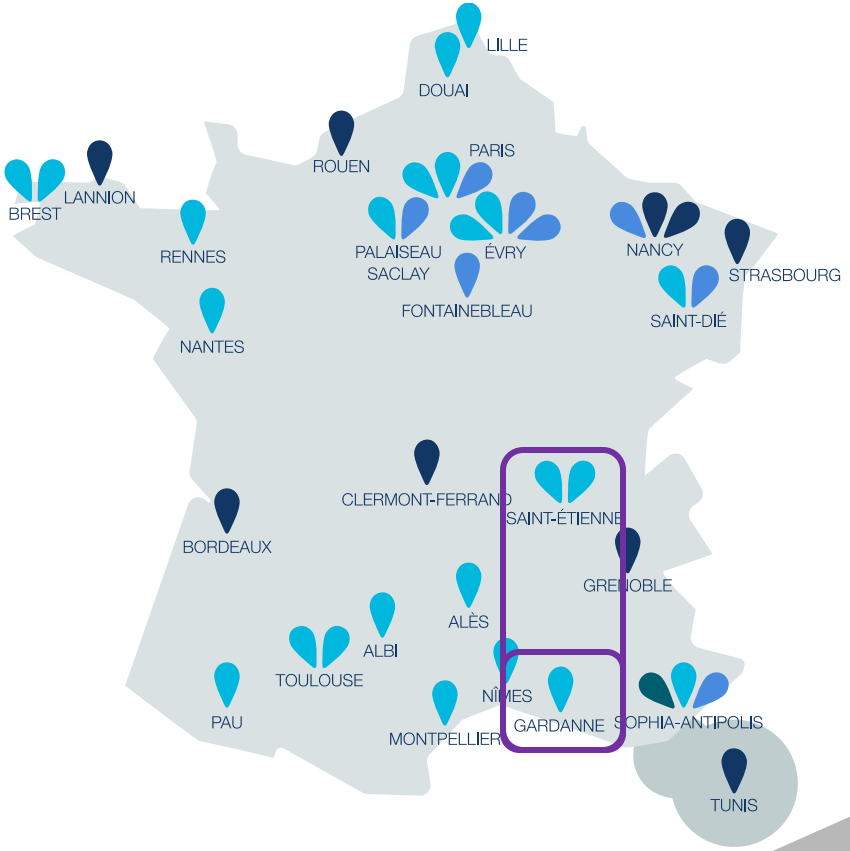
Edu4Chip - Joint Education for Advanced Chip Design in Europe is funded by the European Union. Views and opinions expressed are however those of the author(s) only and do not necessarily reflect those of the European Union or the European Health and Digital Executive Agency (HADEA). Neither the European Union nor the granting authority can be held responsible for them.

Cadre – Lieu

Porté par Mines Saint-Etienne

- Ecole de l'Institut Mines-Télécom
- Campus : St-Etienne, Gardanne et Lyon
- 6 diplômes d'ingénieurs (form. init. et salarié)
- 13 Masters Recherche
- 8 Mastères Spécialisés

  => 2500 Etudiants
- 5 centres de recherche



Cadre – Lieu

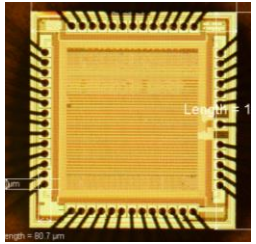
Au sein du Centre de Microélectronique de Provence

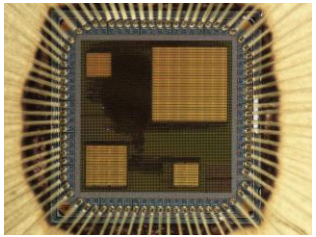
- Situé à Gardanne (13, prox. Aix-en-Provence/Marseille)
- Centre enseignement et recherche
- ~ 110 personnes
- Salle blanche, moyens exp.
- Spécialisé en Microélectronique
  - Elec. flexible
  - Bioélectronique
  - Sécurité des composants
  - Sciences de fabrication et logistique
- MS DSD IoT, MS CCM, ISMIN

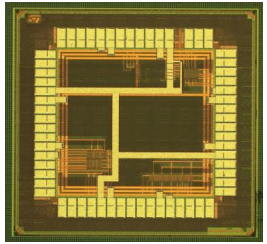
Contexte

Industrie Microélectronique

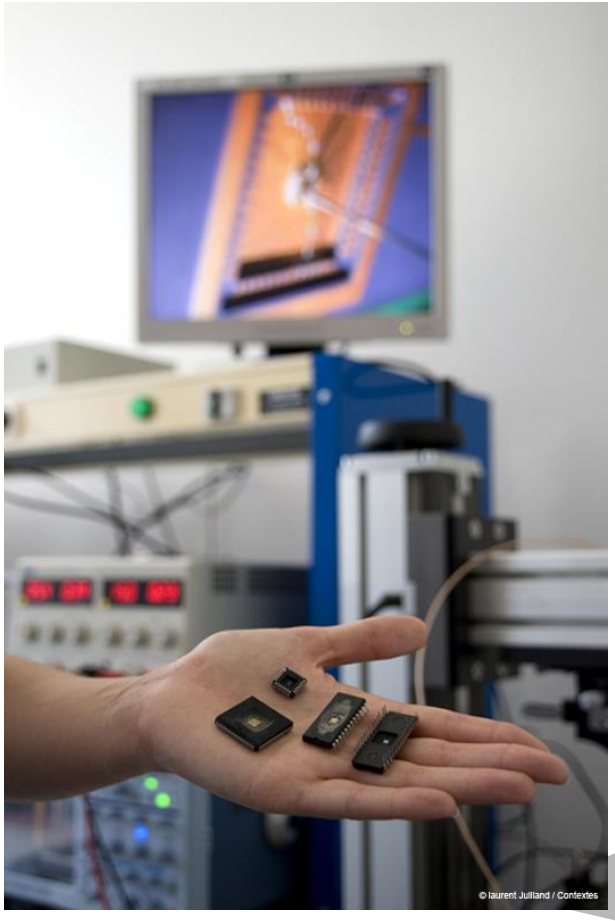
- Fabrication composants s.c. / circuits intégrés
- Circuits conçus au CMP par l'équipe enseignante du MS CCM :







- Intégration des circuits dans cartes électroniques et systèmes complexes
- Industrie stratégique au cœur de la compétitivité des industries et de leur évolution

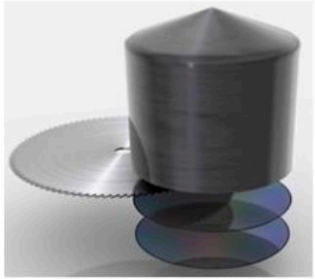


Contexte – Industrie Microélectronique

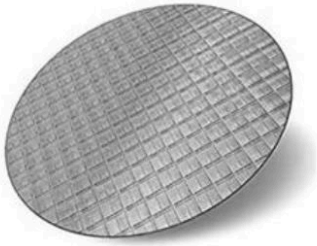
Une industrie complexe avec de nombreux métiers/domaines

MS CCM

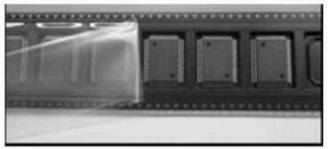
Market USD	$10B	$83B	$59B	$128B
Value chain	MATERIALS Raw Silicon Wafer manufacturing	FOUNDRY Semiconductor Manufacturing	OSAT: Outsourced Semiconductor Assembly and Test	FABLESS, ODM, (OEM) Design without own fabrication
Profit level	• GM ~30-40% • Few players	• GM ~30-50% • Massive investment game (TSMC, Intel)	• GM ~10-20% • Labor intensive (low GM)	• Fabless GM ~40-60% • ODM GM ~35-70% • High value in innovation • Highest GM in succesfull ODMs who master both Design+FAB

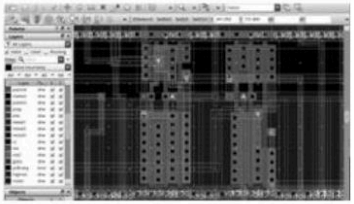


Expl. SOITEC (Grenoble)



Expl. ST Micro (Rousset, Grenoble)





En région Sud : NXP, ST, Thales, Idemia, SealSQ, Elsys design, ARM, Qualcomm, etc.

Développer/renforcer l'industrie Microélectronique en EU/France

European Chips Act :

- Enjeu de souveraineté : développer conception et fabrication de circuits intégrés en Europe
- Enjeu industriel : CI au cœur des transformations num., e.g. industrie automobile (rationnement des CIs post-Covid)
- Verrou : manque de concepteurs de CIs (num./analog.)
- 43 milliards d'euros d'investissements publics et privés d'ici 2030

→ Nombreux financements recherche & formation

Projet EU Edu4Chip

Objectifs :

- Formation de concepteurs circuits intégrés (IC) au niveau Master
- Programmes compatibles entre les universités partenaires + échanges étudiants
- Point marquant : conception et fabrication d'un IC par les étudiants pdt leur scolarité

→ **Mastère Spécialisé Concepteur de Circuits Microélectroniques**

MS Concepteur de Circuits Microélectroniques

Devenez un expert des semi-conducteurs

Former des experts en conception de circuits intégrés numériques et analogiques

Répondre aux besoins en experts de l'industrie microélectronique

Ouvrir les portes de l'industrie microélectronique aux diplômés en science et électronique

MS Concepteur de Circuits Microélectroniques

Devenez un expert des semi-conducteurs

- Accréditation CGE (label Conf. des Gdes Ecoles)
- Formation Bac +6, suite d'un
  - Master 2
  - Diplôme ingénieur

  Prérequis : formation de base scientifique & électronique
- Formation en alternance, 1 an
  - Expérience industrielle
  - Formation académique de haut niveau

Objectifs de la formation / Compétences acquises

- Maîtriser la conception et l'optimisation de circuits microélectroniques dans un contexte industriel
  - Choisir une technologie adaptée à l'application visée
  - Rédiger la spécification d'un circuit intégré
  - Réaliser la conception fonctionnelle d'un circuit intégré
  - Réaliser la synthèse logique d'un circuit intégré

Objectifs de la formation / Compétences acquises

- Développer des compétences avancées en modélisation, simulation et fabrication des circuits intégrés
  - Utiliser les outils de conception de circuits microélectroniques (EDA)
  - Réaliser la conception physique d'un circuit intégré (num. ou analog.)
  - Valider le design d'un circuit intégré
  - Adresser le design du circuit intégré validé à la fonderie (Tapeout)
- Répondre aux enjeux de performance, de miniaturisation et d’efficacité énergétique dans la microélectronique.
- Conduire un projet de conception de circuit intégré

Soutiens industriels

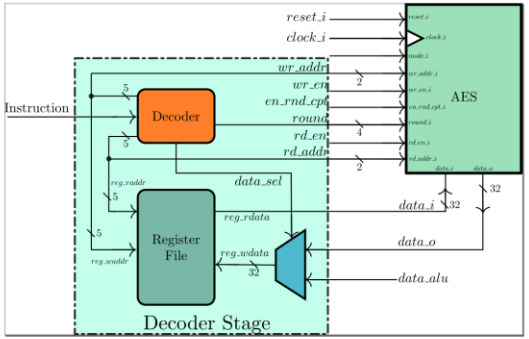
Lettres de soutien : NXP, ARM, Thales, ST, pôle Aktantis, CEA Leti, Elsys Design, Idemia

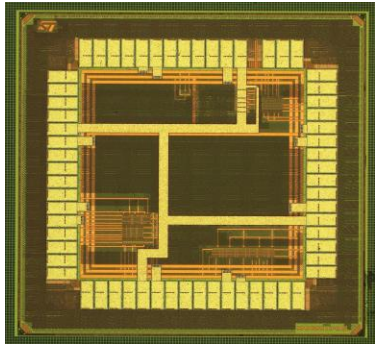
Equipe enseignante – comité MS

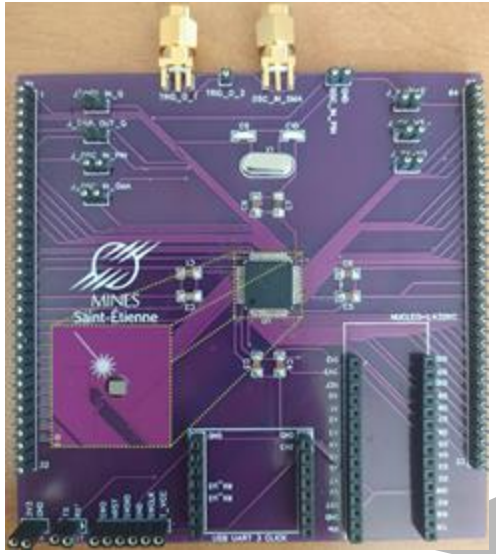
- Académique : enseignants cycles ingénieurs MSE, expérience en conception de circuits, chercheurs microélectronique et sécurité matérielle (SmartCards)
- Industriels : 43% (ST Micro, Elsys, NXP, etc.)

Innovation pédagogique – Conception circuit intégré

- Conception et fabrication d'un circuit intégré par les élèves
- Objectif d'acquisition des compétences par la pratique
  - Conception CI (HDL -> Tape out)
  - Envoi en Fab
  - Test applicatif circuit intégré







Programme des cours

- Partie académique : 406h, 5 modules, 13/14 semaines au Campus Aix Marseille Provence
- Partie professionnelle : en alternance
  - Thèse professionnelle
  - Mission en entreprise – 6 mois

Programme cours MS CCM

Module 1 - Bases Microélectronique (84h)

- Bases des circuits numériques et analogiques – Rappels
- Physique des semi-conducteurs
- Composants semi-conducteurs
- Process et fabrication de circuits intégrés

Socle commun,
mise à niveau

Module 2
Conception analogique et numérique (91h)

- Conception de circuits numériques
- Conception de circuits analogiques
- Architecture des processeurs

Circuits num./analog., Processeurs RISC-V

Module 3
Flot de conception de circuits intégrés (91h)

- Synthèse et langages de description matérielle
- Simulation avancée et vérification
- Co-design et prototypage FPGA

Outils CAO, boîte à
outil du concepteur

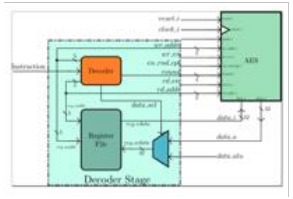
Module 4 - Cours appliqués (70h)

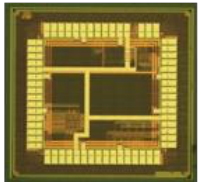
- Conception de systèmes basse consommation
- Fabrication de transistors NMOS en salle blanche

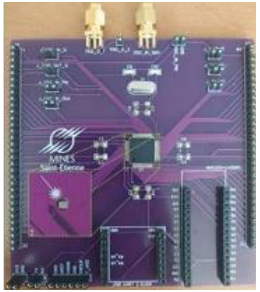
Programme cours MS CCM

Module 5 - Conception d'un circuit intégré (70h)

- Projet fil rouge de conception et fabrication d'un circuit intégré







Mise en pratique / expérience professionnelle

Thèse professionnelle

Recherche appliquée à un projet professionnel en entreprise , encadrement académique

Rédaction d'une thèse -> généraliser la réflexion, prise de recul

Soutenance devant jury

Mission en entreprise d'une durée de 6 mois

Mise en situation professionnelle autour d'un thème proposé par l'entreprise

Comprend un accompagnement au Management de projet

Formalisée dans la thèse professionnelle

Témoignages : anciens élèves & partenaires industriels

- 1ère rentrée octobre 2025 (pas encore d'ancien élève, mais …)

Ingénieur logiciel de connectivité – NXP Sophia Antipolis
Ancien élève MSE
- MS DSD IoT, Gardanne
- Ingénieur SEE, MSE

Témoignages : anciens élèves & partenaires industriels

- Témoignage métiers - NXP

Ingénieur expérimenté Vérification SoC Hardware
NXP Sophia Antipolis
Ancien élève MSE
  – Ingénieur ISMIN, Campus Gardanne
Comité pédagogique, Comité de perfectionnement MS CCM

NXP expectations

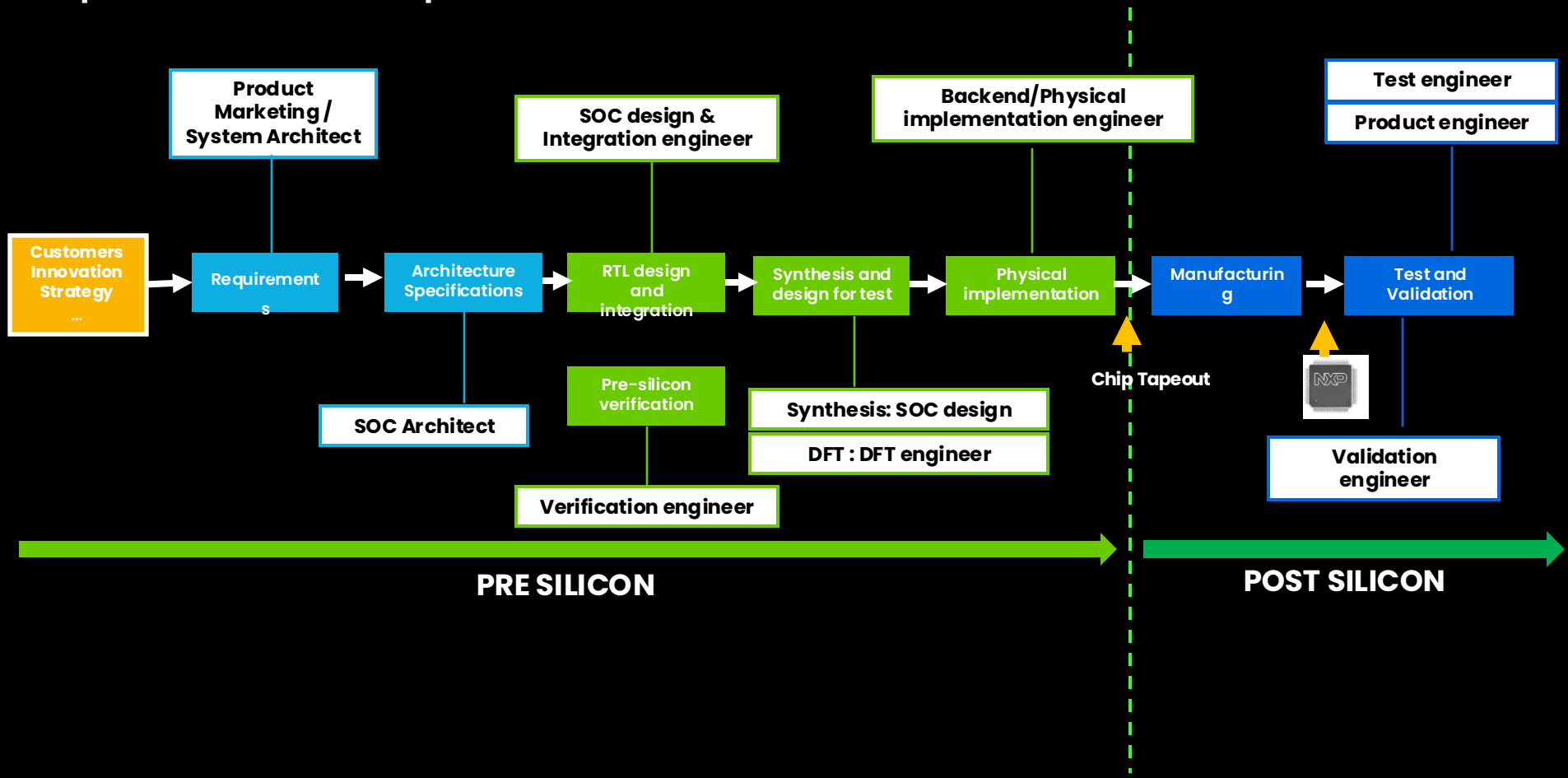
Trying to match new MS-CCM

Senior Hardware SoC Verification Engineer

Guillaume Cardeur

| **Internal** | NXP and the NXP logo are trademarks of NXP B.V. All other product or service names are the property of their respective owners. © 2024 NXP B.V.

Chip hardware development flow



ARCHITECT

- Safety
- Modelling
- Networking (PCIE, USB…)
- Hard focus on ASIC systems even if FPGA skills is nice to have
- Processors architecture
- Communication protocols
- Release + versioning skills
- Working as a team

RTL

- System Verilog vs VHDL
- Conception flow RTL to GDS
- Low power aspects (clk gating / UPF meaning + usage)
- Security (physical attacks / counter measures SW/HW / crypto algorithms etc.)
- IA machine learning HW

VERIF

- Verification plan meaning
- UVM meaning + usage
- Scripting Python / TCL / Shell
- System Verilog
- C for SoC directed testcases
- CPU architecture, low power aspects, interrupts
- Coverage aspects

DFT

- Synthesis
- Scan + ATPG insertion + meaning about fault models + TP
- Theorical aspect of chip manufacturing (conception -> production)
- RTL + GATE level
- Scripting Python / TCL / Shell
- Timing constraints

Session de Questions & Réponses

Pourquoi rejoindre le MS CCM ?

Pour quels métiers, quels postes ?

Quelle formation/diplôme pour pouvoir candidater ?

Comment trouver une alternance ?

Vais-je trouver facilement du travail après le MS ?

MS CCM – Contacts

Contacts, Informations

Jean-Max Dutertre
Responsable pédagogique
dutertre@emse.fr

Zohra Malki
Inscriptions, informations
ms-mcm@mines-stetienne.fr

Site web MS CCM -> https://www.mines-stetienne.fr/formation/mastere-specialise-concepteur-de-circuits-microelectroniques
Pour les informations, pour nous joindre
Pour récupérer la plaquette
Pour récupérer le dossier d'inscription

Mines Saint-Etienne -> https://www.mines-stetienne.fr